

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2000-507777

(P2000-507777A)

(43) 公表日 平成12年6月20日 (2000.6.20)

(51) Int.Cl.<sup>7</sup>H04L 29/08  
1/18

識別記号

FI

H04L 13/00  
1/18

テマコード\* (参考)

307Z

審査請求 未請求 予備審査請求 有 (全40頁)

(21) 出願番号 特願平9-535344

(86) (22) 出願日 平成9年3月28日 (1997.3.28)

(85) 翻訳文提出日 平成10年9月30日 (1998.9.30)

(86) 国際出願番号 PCT/US97/04693

(87) 国際公開番号 WO97/37459 Equivalent to Ref. 2

(87) 国際公開日 平成9年10月9日 (1997.10.9)

(31) 優先権主張番号 08/626,008

(32) 優先日 平成8年4月1日 (1996.4.1)

(33) 優先権主張国 米国 (US)

(71) 出願人 エリクソン インコーポレイテッド  
アメリカ合衆国27709 ノースカロライナ  
州, リサーチ トライアングル パーク,  
ビー. オー. ボックス 13969, ディベラ  
ップメント ドライブ 7001(72) 発明者 ドイロン, テイモシイ, ジェイ.  
アメリカ合衆国24551 バージニア州フォ  
レスト, キャピタル レーン 404

(74) 代理人 弁理士 浅村 皓 (外3名)

最終頁に続く

(54) 【発明の名称】 ARQ装置のデータ回復の方法と装置

## (57) 【要約】

本発明は前に受信したデータ・パケットからの情報を利用してデータを回復し、実際に送信したデータパケットを再構成する確率が非常に増大した、データ・パケットの再構成である。新たに受信する度に、累計情報は受信側をより真の情報に近づけ、実際に送信したデータ・パケットを得る。これ以外は廃棄される情報の使用は、限定されたデータ処理及び/又はメモリ・リソースのトランシーバによる不利な通信環境下で特に有用な、高度に有効で有利なビット・エラー訂正を可能とする。

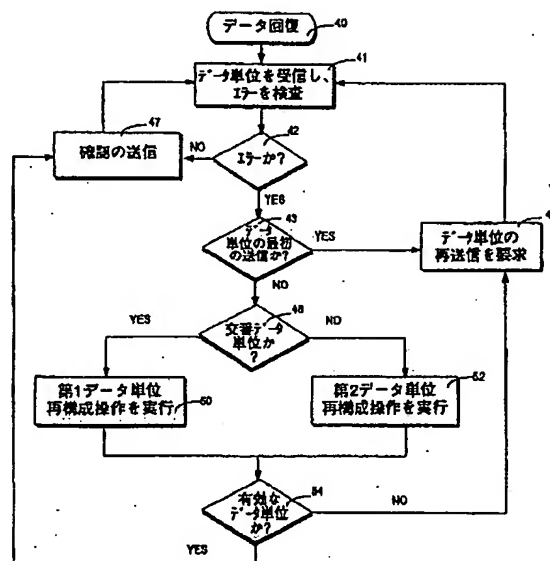


FIG. 2

## 【特許請求の範囲】

1. データ通信方法において、
  - (a) 複数データ・パケットを含むデータ・メッセージを送信する段階と、
  - (b) データ・メッセージを受信し、受信データ・メッセージに含まれる第1のデータ・パケットのエラーを検査する段階と、
  - (c) 1のデータ・パケット中で受入れ不能なエラーを検出した場合、データ・パケットの再送信を要求する段階と、
  - (d) 再送信データ・パケットを第2データ・パケットとして受信する段階と、
  - (e) 第1及び第2データ・パケットのビットを比較する段階と、
  - (f) 第1及び第2データ・パケットの内の一方の1個以上の対応ビットと整合しない第1及び第2データ・パケットの内の他方の1個以上のビットを変更する段階と、
  - (g) 変更したデータ・パケットのエラーを検査する段階と、
  - (h) 受入れ不能なエラーを検出した場合段階(f)と(g)を繰返す段階と、
  - (i) 段階(g)で変更データ・パケットが受入れ可能な場合、確認信号を送信する段階と、を含むデータ通信方法。
2. 請求の範囲第1項記載の方法において、段階(e)は第1及び第2の受信データ・パケットに対して排他ORゲート演算を実行することを含む方法。
3. 請求の範囲第1項記載の方法において、各データ・パケットはデータ・ビットとエラー検出ビットを含み、検査段階(b)と(g)はデータ・パケットに対して巡回冗長コード計算を実行することを含む方法。
4. 請求の範囲第1項記載の方法において、  
段階(e)で決定した非整合ビットの数を閾値と比較する段階と、  
非整合ビットの数が閾値より小さい時に段階(f)を実行する段階と、  
を更に含む方法。
5. 請求の範囲第4項記載の方法において、非整合ビットの全ての可能なビッ

ト組合せを試行するまで、又は変更データ・パケットが受入れ可能であることが

分かるまで変更段階（f）を繰返し実行する方法。

6. 請求の範囲第1項記載の方法において、この方法は、

（j）データ・パケットの他の再送信を要求する段階と、

（k）第3のデータ・パケットとして他の再送信データ・パケットを受信する段階と、

（l）第1、第2、第3データ・パケットの多数決投票を実行し、多数決データ・パケットを発生する段階と、

（m）多数決データ・パケットのエラーを検査する段階と、

（n）多数決データ・パケットが段階（m）で受入れ可能であると分かった場合に確認信号を発生する段階と、

を更に含む方法。

7. 請求の範囲第6項記載の方法において、段階（1）を実行する多数決投票は、各ビット累計器が第1、第2、第3データ・パケットの各々から対応するビット位置のビット値を合計するようにデータ・パケットの各対応するビット位置に対してビット累計器を保持する段階を含む方法。

8. 請求の範囲第1項記載の方法において、各データ・パケットはデータ・ビットとエラー検出ビットを含むが、エラー訂正ビットを含まない方法。

9. データ処理方法において、

第1の送信データ単位と、1個以上の再送信データ単位とを含む一連のデータ単位を受信する段階と、

一連のデータ単位を使用してデータ単位を再構成する段階であって、

一連のデータ単位中の交番データ単位に対して、一連のデータ単位中の前に受信したデータ単位と現在受信しているデータ単位からの情報を使用して多数決投票操作を実行し、多数決投票データ単位を発生させ、この多数決投票データ単位が交番データ単位の再構成データ単位である前記多数決投票操作を実行する段階と、

交番データ単位以外の一連のデータ単位中のデータ単位に対して、多数決投

票データ単位と現在受信しているデータ単位とを比較し、異なるビット値を有する1個以上のビット位置を識別し、1個以上のこれらのビット値を変更し、1個

以上の変更ビット値を有するデータ単位がこの以外のデータ単位の再構成データ単位である、前記比較を実行する段階と、

を含む前記データ単位を再構成する段階と、

再構成データ単位の各々が受入れ可能であるかどうか決定する段階と、

を含むデータ処理方法。

10. 請求の範囲第9項記載の方法において、交番データ単位は一連のデータ単位中の奇数データ単位であり、それ以外のデータ単位は一連のデータ単位中の偶数データ単位である方法。

11. 請求の範囲第9項記載の方法において、比較段階は、排他OR演算を実行する段階と、相違ビット値の数を閾値と比較する段階と、相違ビット地の数が閾値より小さい時に変更段階を実行する段階と、を含む方法。

12. 請求の範囲第9項記載の方法において、多数決投票データ単位は以下の段階に従って決定される：

データ単位中の各対応するビット位置に対して、一連のデータ単位中の各データ単位から対応するビット位置のビット値の和を累計する段階と、

一連のデータ単位の数を基に閾値を決定する段階と、

各累計和を閾値と比較する段階と、

累計和が閾値より小さいか又は等しい場合、多数決投票データ単位の対応するビット位置のビット値を0に設定する段階と、

累計和が閾値より大きい場合、多数決投票データ単位の対応するビット位置のビット値を1に設定する段階と、

を含む方法。

13. 請求の範囲第9項記載の方法において、決定段階は、データ単位の各々のエラーを解析する段階と、各データ単位はエラー検出ビットを含み、受入れ不能なエラーを検出した場合データ単位の再送信を要求する段階と、を含む方法。

14. 請求の範囲第11項記載の方法において、エラー検出ビットは巡回冗長コ

ード検査ビットで、各データ単位はエラー訂正ビットを含まない方法。

15. 送信データ単位を受信し、エラーの検査をし、エラーを検出した場合に再送信し、これにより一連のデータ単位を発生する自動繰返し要求 (ARQ) データプ

ロセッサにおけるデータを処理する方法において、第1のデータ単位再構成操作が一連の交番データ単位に実行され、第2のデータ単位再構成操作が一連のそれ以外のデータ単位に実行されて、受入れ可能なデータ単位を再構成する自動繰返し要求データプロセッサにおけるデータを処理する方法。

16. 請求の範囲第15項記載の方法において、第1及び第2再構成操作の一方は、現在受信しているデータ単位と前に受信した一連のデータ単位を元にした多数決投票データ単位を決定する段階を含む方法。

17. 請求の範囲第15項記載の方法において、多数決投票データ単位は以下の段階に従って決定される：

データ単位の各対応するビット位置に対して、現在の及び一連の前の受信データ単位の各々から対応するビット位置のビット値の和を累計する段階と、

一連のデータ単位の数に基づき閾値を決定する段階と、

各累計和を閾値と比較する段階と、

累計和が閾値より小さいか又は等しい場合、多数決投票データ単位の対応するビット位置のビット値を0に設定する段階と、

累計和が閾値より大きい場合、多数決投票データ単位の対応するビット位置のビット値を1に設定する段階と、  
を含む方法。

18. 請求の範囲第15項記載の方法において、第1及び第2の再構成操作の一方は、

現在受信しているデータ単位を、前に受信した1個以上のデータ単位を基にしたデータ単位と比較する段階と、

相違ビット値を有するビット位置の数を識別する段階と、

1個以上の相違ビット値を変更して新たなデータ単位を発生する段階と、  
を含む方法。

19. 請求の範囲第18項記載の方法において、  
新たなデータ単位が受入れ可能な場合を決定する段階と、そうでない場合は、異なるビット値の異なるもので変更段階を繰返す段階と、  
を更に含む方法。
20. 請求の範囲第15項記載の方法において、第1のデータ単位再構成操作は一連のデータ単位に実行される多数決投票操作であり、第2のデータ再構成操作は現在受信しているデータ単位を、前に受信した1個以上のデータ単位を基にしたデータ単位と比較する比較操作である方法。
21. 連続して複数回受信したデータ単位を再構成する方法において、  
(a) 再構成データ単位の1個以上の対応するビット位置に対して、一連のデータ単位の各々からの対応するビット位置のビット値の和を累計する段階と、  
(b) 一連のデータ単位の数に基に閾値を決定する段階と、  
(c) 各累計和を閾値と比較する段階と、  
(d) 累計和が閾値より小さいか又は等しい場合、再構成データ単位の対応するビット位置のビット値を0に設定する段階と、  
(e) 累計和が閾値より大きい場合、再構成データ単位の対応するビット位置のビット値を1に設定する段階と、  
を含む方法。
22. 請求の範囲第21項記載の方法において、閾値決定段階は、  
一連のデータ単位の数で2で割算する段階と、  
生成した商を切り捨てる段階と、  
を含む方法。
23. 請求の範囲第21項記載の方法において、段階(a) - (e)は再構成データ単位の各ビット位置に対して実行される方法。
24. 請求の範囲第21項記載の方法において、段階(a) - (e)は再構成データ単位の一部のビット位置に対してのみ実行される方法。
25. データ通信装置において、  
データ通信リンクを通してデータ単位を複数回送信し、これにより一連のデー

タ単位を発生する送信側と、

データ通信リンクに接続したトランシーバとデータプロセッサとを含み、一連のデータ単位を受信する受信側と、

を含み、データプロセッサは、

(1) データ単位を再構成し、

(a) 一連の受信した交番データ単位に対して、前に受信した一連のデータ単位と現在受信しているデータ単位からの情報を使用して、多数決投票操作を実行することにより、多数決投票データ単位を発生し、この多数決投票データ単位は交番データ単位の再構成データ単位である、前期再構成段階と、

(b) 交番データ単位以外の一連の受信したデータ単位に対して、多数決投票データ単位と現在受信しているデータ単位とを比較し、相違ビットを有するビット位置の数を識別し、1個以上のこれらのビット値を変更し、1個以上の変更ビット値を有するデータ単位がそれ以外のデータ単位の再構成データ単位である、前期再構成段階と、

(2) 再構成データ単位が受入れ可能であるかどうか決定する、データ通信装置。

26. 請求の範囲第25項記載の装置において、受信側は携帯無線装置であり、データ通信リンクは無線チャネルである装置。

27. 送信データ単位を受信し、エラーの検査をし、エラーが検出された場合に再送信して、このように一連のデータ単位が発生される自動繰返し要求 (ARQ) 無線通信装置において、

無線通信チャネルを通して一連のデータ単位を送信する送信無線と、

データプロセッサと、一連のデータ単位を受信するトランシーバとを含む受信無線であって、データプロセッサは、一連の交番データ単位に第1の再構成操作を実行し、それ以外の一連のデータ単位に第2の再構成操作を実行して受入れ可能なデータ単位を再構成する前記受信無線と、を含む自動繰返し要求 (ARQ) 無線通信装置。

28. 請求の範囲第27項記載の装置において、第1のデータ単位再構成操作は

一連のデータ単位に実行される多数決投票操作であり、第2のデータ再構成操作は、現在受信したデータ単位を、前に受信した1個以上のデータ単位を基にしたデータ単位と比較する比較操作である装置。

29. 請求の範囲第27項記載の装置において、第1のデータ単位再構成操作は一連のデータ単位に実行される多数決投票操作であり、データプロセッサは再構成データ単位中の1個以上のビット位置に対してビット累計器を保持し、一連のデータ単位の各々からの対応するビット位置のビット値の和を記憶する装置。

30. 請求の範囲第29項記載の装置において、データプロセッサはデータ単位の数を基に閾値を決定し、各累計和を閾値と比較し、累計和が閾値より小さいか又は等しい場合、多数決投票データ単位の対応するビット位置のビット値を0に設定し、累計和が閾値より大きい場合、多数決投票データ単位の対応するビット位置のビット値を1に設定する、装置。

31. 請求の範囲第27項記載の装置において、第2の再構成操作を実行する際に、データプロセッサは、現在受信しているデータ単位を、前に受信した1個以上のデータ単位を基にしたデータ単位と比較し、相違ビット値を有するビット位置の数を識別し、1個以上の相違ビット値を変更して新たなデータ単位を発生する、装置。

32. 請求の範囲第31項記載の装置において、データプロセッサは、新たなデータ単位が受入れ可能であるかどうかを決定し、そうでない場合は、異なるビット値に他の変更を加える、装置。



**【発明の詳細な説明】****ARQ装置のデータ回復の方法と装置****発明の分野**

本発明はデータ処理と通信の分野に一般に関係し、特に通信チャネルを介して送信された又はメモリから検索されたデータの回復に関係する。

**発明の背景と要旨**

ディジタル・データ・システムでは、メモリに記憶されたデータと共に通信チャネルを介して送信されたデータがエラーにより破壊されるのは普通のことである。エラーを検出し、及び／又は検出したエラーを訂正するために標準的に使用される多数の技術がある。エラー検出技術の1例は公知の巡回冗長コード(CRC)検査である。ブロック・コードとコンボリューション・コードを使用する他の技術はエラー検出とエラー訂正の両方を可能とする。エラー検出と訂正のため、追加のコード・ビットがデータ・ビットに追加される。データを通信チャネルを介して受信した時、又はメモリから検索した時、受信／検索データは追加のビットをある方法で使用してデコードされ、データの一部がエラーであるかどうかを検出する。これらのデコード処理を考えるひとつの方法は、印刷文書を読んでいる時にスペルミスを訂正する人間の能力を類推することである。単語は互いに十分に異なっているため、読者はどの語が何を意味しているかを直感的に知っている。

これらのエラー検出及び／又は訂正コード化技術はすべてある程度まで冗長情報を追加する。データ単位に冗長性を組み込めば組み込むほどエラーが正確に検出され、ある場合には訂正される。残念なことに、コード化／冗長ビットの数が増加するにつれて、全体のデータ「情報量」が減少する。言い換えると、単位時間当たり送信される実際のデータ内容が減少する。加えて、コード化／冗長ビットの数が増加するにつれて、コード／デコード・アルゴリズムの複雑性が増加し、これは限定されたデータ処理リソースを消費し、データ処理時間を遅くする。

データが破壊されそうもないある種の相対的に「きれいな」環境下では、より

簡単なエラー検出及び／又は訂正処理と関連して少ないコード化／冗長ビットが使用可能である。しかしながら、相当な雑音、干渉等がある不利な環境下では、

通常このような簡略化は選択肢ではない。例えば、ラジオ／無線通信環境を考える。無線周波数通信チャネルは、常に存在する雑音、ほとんど連続的に変化する通信チャネル特性、多重路フェーディング、記号間干渉(ISI)を生じる時間分散、隣接チャネル通信からの干渉、そして多くの他の要因を含む破壊要因の砲火を受けている。

これらの各種の破壊要因から保護するために使用される1つの通信プロトコル(すなわち処理方式)は、自動繰返し要求(ARQ)処理である。純粋なARQ方式はエラー検出のみを使用する——エラー訂正は使用されない。特に、ある型式のエラー検出ビット／コード化を有するデータ・パケットが送信側から受信側へ通信チャネルを介して送信される。各受信データ・パケットはデータ・パケットに含まれるエラー検出ビットを使用して受信側によって処理され、データ・パケットが正しく受信されたかどうかを決定する。パケットが安全かつ正確に受信された場合、受信側は確認信号(ACK)を送信側に返信する。エラーを検出した場合、受信側は否定確認(NAK)を送信側に返信し、データ・パケットを破棄し、送信側からのこれと同じデータ・パケットの送信を待機する。加えて、送信側が情報を送信し、受信側が情報を受信し処理し、次いでACK又はNAK信号を送信側に送信するための十分な時間を与える所定のタイミング窓を設定する。所定の窓内に送信側がACK信号を受信しない場合、又は窓内にNAK信号を受信した場合、送信側はデータ・パケットを再送信する。

無線通信のような雑音の多い又はその他のデータ破壊環境下では、データが正しく受信される前に多数の再送信が発生しうる。大事なことは、何回データ・パケットが送信／再送信されようと、受信側は以後再送信されたデータ・パケットから正確な情報を如何にデコードするかに関して「賢く」ならないことである。言い換えると、特定のデータ・パケット再送信時にパケットを正しく受信する確率は、そのパケットの前回の再送信の確率より良くはならない。

このARQプロトコルを改良する可能な選択肢は、データ・パケットに前進型エラー訂正(forward error correction:FEC)ビットを追加してある程度のビット

訂正を可能とすることである。このような「ハイブリッド」技術の例は、CRCエ

ラー検出ビットをボーズ・シャドフリ・ホッケンヘム (Bose-Chaudhuri-Hocquenghem) (BCH) パリティ検査ビットに置き換えることである。エラーのあるビットが受信側で訂正可能ならば、これ以上の再送信の必要なしに確認が送信側に送信可能である。限定された数のエラー・パターンが訂正可能なこのようなハイブリッド技術を使用した場合でも、このようなハイブリッド技術は（純粋なARQプロトコルと同様に）前回受信したパケットに含まれる情報を利用していない。純粋ARQプロトコルのエラーのあるデータ・パケット又はハイブリッド技術を使用して訂正不能なエラーを有するデータ・パケットは単に廃棄されて連続した一連の再送信を必要とする。

必要なものは、前回に送信したパケットに含まれる情報を利用する、すなわち廃棄するのではなくエラーのあるデータ・パケットを使用して、今回受信したデータ・パケットの再送信を前回受信したデータ・パケットからの情報を使用して訂正可能とするような、例えばARQプロトコルに適用可能なデータ回復技術である。前回送信したパケットのビットの大部分は正しいものと見なされ、多くの場合1つ又は数ビットのみが破壊されている。本発明の主な目的は、パケットの前の送信から累計された正しい情報を利用して、正しいデータ・パケットを発生することである。しかしながら、この技術は大量の処理時間を消費してはならず、最小化されなければならない。この処理に必要とされるメモリ量は出来るだけ少なくして、メモリ・リソースが限定されている各種の環境、例えば携帯／移動無線でこの技術を使用可能としなければならない。それゆえ、各データ・パケットに前進型エラー訂正ビットを追加することなく、ARQプロトコルに前進型エラー訂正を与えることが望ましい。

本発明の目的は、前に受信／送信したが受入れられなかったデータ単位に含まれる情報を使用して正しいデータ単位を回復するデータ回復装置を提供することである。

本発明の目的は、データ単位に追加の前進型エラー訂正ビットを追加することなくデータが訂正可能となるような自動繰返し要求 (ARQ) 処理環境下でのデータ回復技術を提供することである。

本発明の別な目的は、データ・パケットへ前進型エラー訂正ビットの追加や、複雑な前進型エラーデータ訂正デコード処理、又は大量のメモリ・リソースを必要とすることなく不利な環境下でデータを回復するのに有効なエラー回復技術を提供することである。

本発明は上述の各種の問題を解決し、これら及び他の目的を満足する。データ単位を受信し、エラーを検査し、エラーを検出した場合に再送信してデータ単位の組を発生する自動繰返し要求データ送信システムでは、本発明は受入れ可能なデータ単位を再構成するため、一連の交番データ単位に第1の再構成操作を実行し、それ以外の一連のデータ単位に第2の再構成操作を実行する。再構成操作の1つは現在受信したデータ単位と一連の前に受信したデータ単位に基づいた多数決投票データ単位の決定を含む。他の再構成操作は、現在受信したデータ単位に対する多数決投票データの直接比較を実行し、相違ビット値を有するビット位置を識別する。正しいデータ単位を発生することを期待してこれらのビット位置の1つ以上のビット値を変更する。純粹の自動繰返し要求(ARQ)環境(すなわち、前進型エラー訂正なしのもの)に対する投票及びパケット比較再構成技術のこの別種の応用は非常に重要である、なぜなら通信装置は高ビットエラー率環境でその性能を非常に改良可能で、より短い期間内で送信パケットを正しく受信する確率を増加できる。

交番多数決投票及びパケット比較データ単位再構成技術を使用した望ましい例示実施例では、「引分け」投票を解決することが困難であるという意味で投票に偶数のパケットが存在する時には多数決投票は有効でなくなる。例えば、投票される4パケットがあつて、あるビット位置に対してパケットの内の2つが「1」を有し、他の2パケットがその位置に「0」を有している場合にそのビット位置にどの値を割当てべきであるのか? 「1」又は「0」を任意に選択するのではなく、本発明の望ましい例示実施例は奇数の受信データ・パケットに対して多数決投票を使用し、偶数パケットに対しては多数決投票データ他と現在受信したデータ・パケットとを直接比較してこの引分けの板ばさみを回避する。多数決投票と直接比較技術の両方で、前に受信したデータ・パケットからの情報が使用され、これは正しいパケットを得る見込みを増加する。

多数決投票と直接比較操作は比較的実行が簡単であり、相対的に少量のデータ処理リソースと時間が消費される。さらに、本発明は、最小のメモリで前に受信したがエラーのあるパケットに含まれる情報を利用する新規の技術を提供する。前回受信したエラー・パケットからの情報は保存するが、パケット自体は保存しない。代わりに、本発明は、各受信データ単位からそのビット位置でビットの和を再構成データ・パケットの各対応ビット位置に累計する。次いで一連の再送信データ単位の数に基に閾値が決定され、各累計和が閾値と比較される。累計和が閾値に等しいかそれ以下の場合、再構成データ・パケットの対応するビット位置のビット値は0に設定される。それ以外は、再構成データ・パケットの対応するビット位置のビット値は1に設定される。

#### 図面の簡単な説明

本発明のこれらの及び他の目的と共に本発明の特定の例示実施例が、同じ番号は同じ要素を参照している以下の図面と関連して以下に記載されている。

図1は本発明の1例示実施例によるデータ通信装置の機能ブロック線図である。

図2は本発明の1例示実施例による方法を図示した流れ図である。

図3A-3Cはデータ・メッセージ内に含まれる例示データ・メッセージとデータ・パケットを図示する。

図4は多数決投票パケットを図示する。

図5は本発明の1例示実施例によるビット累計機能を図示する。

図6は受信データ・パケットの多数決投票パケットとの直接比較を図示する。

図7は本発明が特別の応用例を有する複数サイト、幹線無線通信装置の概略図である。

図8は本発明を使用する無線データ・ネットワークの機能ブロック線図である。

図9は本発明に従って使用される携帯／可動無線トランシーバの機能ブロック線図である。

図10は本発明の1例示実施例によるデータ回復処理を図示する流れ図である。

図 1 1 は本発明の 1 例示実施例により実行される直接比較操作を図示する流れ図である。

図 1 2 は本発明によるデータ回復方式の 1 例示実施例により実施される多数決投票処理の流れ図である。

#### 望ましい例示実施例の詳細な説明

以下の説明では、限定のためではなく説明の都合上、本発明の完全な理解を提供するために、特定の回路、インターフェース、技術等のような特定の詳細を記載する。しかしながら、当業者には、本発明は特定の詳細から逸脱するほかの実施例でも実施できることは明らかである。本発明の説明を不必要な詳細で不明瞭にしないよう、他の例では、公知の方法、装置、回路の詳細な説明は省いている。

本発明は、例示の都合上データ通信装置の文脈でのみ説明している。以下の実施例は無線通信環境に対する本発明の応用を特に記述している。しかしながら、本発明は無線通信又はこれに関する任意の型式のデータ通信に限定されるものではない。本発明の他の応用例は、例えば記憶装置へ又はそこから転送される各種のデータを含む破壊される可能性のあるデータを受信及び／又はアクセスしなければならない任意の種類 of データプロセッサである。

従って、図 1 は、ネットワーク・バス 16 を介して他のデータプロセッサ又は他の装置、例えば周辺装置であるデータ受信器 14 へデータの packets を送信するデータプロセッサ 20 のような送信側 12 を含む有線型式データ通信ネットワークを説明する。両方のデータプロセッサ 24、26 はその各々のメモリ 22、28 を有し、両データプロセッサはネットワーク・バス 16 を介して packet 情報を通信する各トランシーバ 24、30 を含む。データプロセッサ 20 とトランシーバ 24 は、データのデータ単位、すなわちデータ・packet への分割と共にエラー検出ビットの包含／コード化を含む、ネットワーク・バス 16 を介した伝送に使用される適当なプロトコルに従ってデータをフォーマットする。データプロセッサ 26 は、各データ単位を正しく受信したかどうか検出するため、メモリ 28 に記憶したアルゴリズムに従ってトランシーバ 30 で受信したデータ単位を

処理する。本発明の特により利便な応用例の 1 つでは、自動繰返し要求 (ARQ) プロトコルを送信側と受信側との間に使用して、受信側 14 でデータ単位を正しく受信した時に、受信側 14 がネットワーク・バス 16 を介して送信側 12 へ確認 (ACK) を送信するようにする。データ単位を不正に受信して、本発明によって正しく再構成できなかった場合、受信側 14 はネットワーク 16 を介して送信側 12 へ否

定確認 (NAK) を送信し、送信側 12 はこれに応答して同じデータ単位を再送信する。

そのデータ単位の一連の再送信版からデータ単位を正確に回復するため受信側データプロセッサ 26 で使用されるデータ回復技術は、ここで図 2 に記載されている。以下では一連のデータ単位は通信チャネル (有線又は無線) 上の再送信の意味で記述されているが、一連のデータ単位は同一のデータ単位のデータ記憶装置からの複数アクセスによっても発生可能である。再送信又はアクセスの回数はもちろん任意の装置の設計パラメータである。多数回の再送信又はアクセスはよりエラー発生し易い装置に設定され、一方低い制限は相対的にエラーの少ない装置／環境で設定される。

データ回復処理 40 では、データ単位を受信しエラーを検査する (ブロック 41)。現在のデータ単位をエラーなしで (又は代わりにある程度のビット・エラーを許容可能なデジタル音声のような応用例に対しては受入れ可能なビット・エラー率内で) 受信した場合、受信側 14 から送信側 12 へ確認 (ACK) が返送され (ブロック 47)、次の受信データ単位のエラーが検査される (ブロック 41)。そうでない場合は、これがデータ単位の最初の伝送であるかどうかの判断が行われる (ブロック 43)。そうである場合、受信側 14 はデータ単位の再送信を要求し (ブロック 44)、再送信データ単位を受信しエラーの検査に復帰する (ブロック 41)。

これがデータ単位の再送信である場合、このデータ単位が「交番」データ単位であるかどうかの判断が実行される (ブロック 48)。1 例として、交番データ単位が同じデータ単位の「奇数」転送、すなわち転送 1、再転送 3、再転送 5

、等に対応する。反対に、交番データ単位が「偶数」転送、すなわち再転送2、再転送4、再転送6、等に対応しても良い。データ単位が交番データ単位である場合、第1のデータ単位再構成操作が実行される（ブロック50）。そうでない場合、第2データ単位再構成操作が実行される（ブロック52で）。

第1又は第2データ単位再構成操作のどちらかを実行した後、ブロック54で再構成データ単位が有効かどうか、例えば再構成データ単位にビット・エラーがないか又は所定のビット・エラー閾値以下であるかどうかの判断が行われる。そ

うである場合、制御はブロック47へ復帰し、ここで受信側14は送信側12へ確認を返信する。そうでない場合、制御はブロック44へ復帰し、データ単位の再送信を要求する。

本発明はデータがある単位で送信される任意のデータ・フォーマットに適用できる。例えば、図3Aはデジタル・データ・メッセージの1例のフォーマットを図示する。メッセージは、データ・メッセージの開始、送信側及び／又は受信側アドレス情報、メッセージ長、等を含む任意数の機能に割当てられたビットのヘッダ部分から開始する。このようなヘッダの1例は標準インターネット・プロトコル（IP）ヘッダである。ヘッダに続いて、パケット第1、パケット第2、パケット第3、....のような図3Aに示すデータの packets が続く。

図3Bに示す各パケットはデータ及びエラー検出ビットの両方を含む。言い換えると、各パケットの全てのビットが送信すべき本質的な情報に対応しているわけではない。本発明ではデータ・パケットという用語がしばしば用いられているが、本発明はデータの任意の単位に適用でき、データ・パケットに必ずしも限定されないことが認められる。

データ・パケットのある特定の例示構成が図3Cに図示されている。データ・パケットの第1部分の所定数のデータ・ビットに、第2部分の巡回冗長検査（CRC）ビットが続く。CRCはエラー検出のみを提供する——これはエラーの訂正には使用されない。公知のCRCの例はCRC-CCITTとCRC-16を含む。本発明はまたBCHパリティ検査ビットのような前進型エラー検出及び訂正ビットにも適用できる。しかしながら、本発明の利点の1つは、前進型エラー訂正ビットとコード化/でコー



ド・アルゴリズムがデータ回復に使用する必要がない点である。

第1及び第2データ単位再構成操作の1つは図4の例示と関連して以下に説明する多数決投票操作である。望ましい実施例では、多数決投票技術が交番の奇数データ・パケット伝送に適用される。それ故、図4に示す簡単な例では、多数決投票操作はデータ・パケットの3回の伝送に実行される。各データ・パケットはこの非限定例では32データ・ビットと16CRCビットを含む。ある特定のビット位置のビットの2つ又は3つが同じ値を有する場合、多数決投票データ・パケットではそのビット位置にその値が割当てられる。3データ・パケットの最初の8ビ

ット・バイトの2つの例は、第4ビット位置で1、1、0の多数決投票が1を生じること示している。対照的に、第7ビット位置では、ビット値0、1、0の多数決投票が0を生じ、その第7ビット位置に割当てられる。図示してはいないが、データ・パケットのビットのどの部分も使用して多数決投票操作が実行可能である。しかしながら、全ての32データ・ビットと全ての16CRCビットに対して多数決投票を実行することにより、より多くの情報が得られる。

多数決投票パケットは第1、第2、第3データ・パケットからの累計ビット情報を単一のデータ・パケットに組み合わせる。図4に示すように、これらのビットの多くは、正確に受信される（ある特定のビット位置では全て0又は全て1）。異なるビット値間で多数決投票決定を必要とするビット位置でさえも、多数決投票の結果が正しいビット値に対応する確率が高い。多数決投票パケットを発生した後、データ・パケットにCRC演算を実行して、これが正しいか又は受入れ可能な許容値内であるかを決定する。

本発明の特に有利ではあるが非限定的な実施は、多数決投票決定過程に使用する新規のビット累計機能の使用である。各受信データ・パケットをメモリ中に記憶して多数決投票操作にこれらの記憶データ・パケットの各々を引き出すのではなく、データ・パケットの各ビット位置に対してビット累計を発生し保持することによりメモリが節約され、複雑度が減少する。受信データ・パケットの各ビットは対応するビット累計器に加算される。従って、各データ・パケットに48ビット有る場合、データ・パケットは48個のビット累計器を有し、各累計器の寸法

は1バイトである。「1」のビット値はそのビット位置のビット累計器に加算される「1」を発生し、「0」のビット値は対応するビット累計器値に変化を生じさせない。このようにして、データ・パケットの各ビット位置での「1」の全体数の実行時和が保持される。各ビット累計器の全体和値が受信データ・パケットの数と比較される。ビット累計器の全体和値が閾値を越えている場合、多数決投票ビットは「1」に設定され、それ以外は多数決投票ビットは「0」に設定される。閾値は受信パケット数の半分に等しく設定しても良い。

このようなビット累計器は、非常に多数のパケット再送信を必要とする環境下では特に有用である。例えば、全部で255パケット再送信が許可されている場合

各ビット累計器は単一の8ビット（すなわち1バイト）フィールドとして定義可能である。この構成を使用すると、16データ・バイトと2CRCバイトを有するデータ・パケットは最大255データ・パケット再送信に対応して144個のビット累計器（すなわち144バイト）を必要とする。これは、各パケット再送信をRAM中に個別に記憶する場合と比較してRAMの大量の節約を提供する。パケットを255回送信した場合、各パケットを個別に記憶すると、 $255 \times 18 \text{ バイト} = 4,590 \text{ バイト}$ のRAMを必要とする。本発明で使用したビット累計器方法では、144バイトのみが必要でメモリの相当の節約が可能である。その他の構成は全体で15データ・パケット再送信のみを許可するもので、4ビット（ニブル）ビット累計器フィールドを使用する。この構成は単一バイトのRAMに2ビット累計器を提供可能とする。

奇数データ・パケット受信の場合、受信データ・パケットの各ビット位置のビット値は対応するビット累計器に加算されて新たな多数決投票データ・パケットを作成する。この新たな多数決投票データ・パケットが次いでCRCアルゴリズムを使用して処理される。これがCRC検証をパスすると、多数決投票データ・パケットは受入れられ、確認が送信器に発生されて正しいパケットの受信を指示する。多数決投票パケットがまだエラーの場合、否定確認が送信側に送信され、パケットは再送信される。

多数決投票は偶数のパケット受信にも適用可能ではあるが、「引分け」の存在

の可能性のため、例えば4パケットを受信してあるビット位置で2つの「1」と2つの「0」が有る場合、この技術はそれほど有効ではない。代わりに、本発明の望ましい実施例では、偶数データ・パケット（受入れ不能なエラーで受信）は、前の奇数データ・パケット受信で計算された多数決投票データ・パケットと直接比較される。偶数データ・パケットのデータ・パケット・ビット値は上述したようにデータ・パケット・ビット累計器に加算される。しかしながら、多数決投票自体は実行されないため、多数決投票パケット（これに対して直接比較を行う）は前の奇数データ・パケット受信時に計算されたものと同じのままである。

直接比較データ単位再構成技術の例は図6に図示されている。直接比較は例えば排他OR(XOR)演算を使用して実施され、ここでは2つの比較データ・パケット間で異なるビットは2進数「1」を発生し、同じビットは2進数「0」を発生す

る。多数決投票と同様に、直接比較はデータ・パケットのビットの部分に、又は望ましくは、パケットの全てのデータ・ビットに実行される。例えば後者を実施するためには、図示受信データ・パケットの全てのデータ及びCRCビットが多数決投票データ・パケットの全てのデータとCRCビットと比較される。

ビット相違数が閾値を越えた場合、以下の理由により、パケットを破棄して否定確認を送信側に送信するのが賢明である。しかしながら、パケットがわずかに数ビット位置でのみ異なっている場合、これらの相違ビットを、実行しているCRCアルゴリズムにより全ての可能な組合せを体系的に設定して、各可能な組合せに対してデータの正確度を検査する。言換えると、相違ビット位置の1つが現在「1」に設定されている場合、これを「0」に変更してCRCアルゴリズムを検査する。2ビット位置が相違している場合、可能な4つの異なるビット組合せが試される。3ビット位置に対しては、3個の可能なビット組合せが試される、等々。従って、可能なビット組合せの数は $2^{\text{bitdifs}}$ に等しく、ここで「bitdifs」は相違ビット数に等しい。これらのビット組合せのどれかが正しいCRC検査を生じる場合、確認が受信側で発生され、訂正パケットは受入れられる。正しいパケットが回復できない場合、否定確認が送信される。

この2つのデータ単位再構成技術間、例えばパケット受信の偶数奇数間で交番

する過程は、パケットが正しく確認されるか又は最大数の再試行に達するまで続行される。8ビット累計器を使用する上述の例示構成では、再試行／再送信の最大許容数は255である。

直接比較技術の閾値の設定では、許容可能なビット相違数に実際的な制限がある。最初の問題は、全ての可能な組合せに対してCRCを計算する処理時間量である。この処理時間は、所定の時間量、例えば1秒の内のわずかな時間内に受信側が送信側へある種の肯定確認／否定確認を提供することを保証するため制限されている。受信側が全ての可能なビット組合せを試行するため大量の時間を浪費する場合、このACK/NAK送信タイミング窓を容易に超える可能性がある。第2の問題は、送信側により実際には送信されていないパケットを正しいものとして受入れる、すなわち「誤送受入れ(falsing)」の問題である。2パケット間のビット相違数が大きい場合、パケットを不正な値に訂正して、それにも係らずCRC検証

を通過する確率が増大する。それ故、直接比較技術でより多くのビット相違を受入れるトレードオフは、増大するデータ処理時間、増加する電力消費、「誤送受入れ」の大きな確率である。

本発明の重要な特徴は、エラーである又は受入れ不能である場合に、そのパケットを廃棄することによりエラーの有るデータ・パケットからの重要な情報が失われない点である。対比的に、本発明は、多数決投票と直接比較エラー訂正技術の両方を使用してこの重要な情報を保存し使用する。

例えば、2%のビット・エラー率(BER)環境で、データ・パケットが4バイトのデータと、2バイトのCRCコード・ビットの全体で48ビットから構成されている場合を考える。この環境下では、データ・パケットの各伝送が1つ以上のエラーを含む確率(62%)は高い。本発明を使用しない場合、エラーなしにデータ・パケットの伝送を受信する確率は以下の式により決定可能である：

$$P_{\text{good packet}} = (P_{\text{correct bit}})^{\text{number of bits}} \quad (1)$$

従って、1つ以上のビット・エラーを有するパケットを受信する確率は以下に従って決定される：

$$P_{\text{error packet}} = 1 - (P_{\text{correct bit}})^{\text{number of bits}} \quad (2)$$

この2%のビット・エラー率環境では、正しく受信できる単一ビットの確率は98%である（すなわち  $P_{\text{correct bit}} = 98\%$ ）。しかしながら、パケット中のデータ・ビットの全数が4から16バイト（全体で144ビット）に増大した場合、エラーを含むパケットの確率は非常に高い（94.5%）。結果として、単にエラーの有るデータ・パケットを廃棄し、次の伝送がエラーなしで到達すると期待する現在の技術は非現実的で有効ではない。本発明によるデータ回復／再構成技術の恩恵がないと、2回のデータ伝送で受入れ可能なデータ・パケットを成功裏に受信する確率は以下のとおりである：

$$P_{\text{success}} = P_{\text{good packet}} + (P_{\text{error packet}}) (P_{\text{good packet}}) \quad (3)$$

48ビット・パケットの2%ビット・エラー環境でも、2回の試行でパケットを成功裏に受信する確率は61.8%で、これはこの相対的に低いビット・エラー率環境でさえも特に期待できるものではない。

しかしながら、本発明の望ましい例示実施例による偶数伝送時の直接比較と奇数伝送時の多数決投票を追加することにより、複数回送信されたデータ・パケットを正しく受信する確率は非常に改良される。2つの訂正技術の各々の以下の確率計算がこの改良を定量化する助けとなる。

パケット間で2ビット相違のみを許容するものと仮定した直接比較では、2回だけ送信したパケットを成功裏にデコードする確率は以下の式により決定される：

$$\begin{aligned}
 P_{\text{with direct comparison added}}^{\text{success}} &= P_{\text{good pkt}} + (P_{\text{error packet}})(P_{\text{good pkt}}) \\
 &\quad + (P_{\text{error pkt}})(P_{\text{error pkt}}) \\
 &\quad (P_{1\text{-bit pkt error}})(P_{1\text{-bit pkt error (not same as previous pkt)}}) \quad (4)
 \end{aligned}$$

$$\text{where } P_{1\text{-bit pkt error}} = 48 (1 - P_{\text{correct bit}}) (P_{\text{correct bit}})^{\text{num of bits}-1} \quad (5)$$

$$\begin{aligned}
 &\text{and } P_{1\text{-bit pkt error (not same as previous pkt)}} \\
 &= 47 (1 - P_{\text{correct bit}}) (P_{\text{correct bit}})^{\text{num of bits}-1} \quad (6)
 \end{aligned}$$

直接比較技術を含めた時にデータ・パケットを正しく受信する確率は約62%から67%に増大する。この話では受信パケットと多数決投票パケットは2ビットだけ相違していることのみが許されているため、この増加は控えめである。言換えると、2パケットの各々は1ビット・エラーのみを有することが出来、2パケットの単一ビット・エラーは同じ位置であってはならない。しかしながら、許容ビット相違数を拡大して3又は4ビット相違を含ませるようにした場合、成功裏受信の確率は著しく増大する。

以上のデータ回復過程に多数決投票を追加すると、3回送信したパケットを訂正する確率を改良する。1パケット伝送を正しく受信する確率に対して上記の式を使用すると、多数決投票を使用しない3伝送によりパケットを受信する確率は

以下のとおりである：

$$P_{\text{success}} = P_{\text{good pkt}} + (P_{\text{error pkt}})(P_{\text{good pkt}}) + (P_{\text{error pkt}})^2 (P_{\text{good pkt}}) \quad (7)$$

48ビット・データ・パケットで2%ビット・エラー率環境では、 $P_{\text{success}} = 78.4\%$ である。多数決投票を含めた場合、3回の伝送でパケットを正しく受信する確率は以下のとおりである：

$$P_{success} = P_{good\ pkt} + (P_{error\ pkt}) (P_{good\ pkt}) \\ + (P_{error\ pkt})^2 (P_{good\ pkt}) + (P_{error\ pkt})^3 (P_{good\ majority\ vote}) \quad (8)$$

where  $P_{good\ majority\ vote}$

$$= \left[ 3 (P_{correct\ bit})^2 (1 - P_{correct\ bit}) + (P_{correct\ bit})^3 \right]^{sum\ of\ bits} \quad (9)$$

多数決投票を用いてパケットを正しく受信する確率は98.7%である。

直接比較と多数決投票技術の両方を追加した場合、2%ビット・エラー率環境で3回だけ送信した受信48ビット・パケットを正しくデコードする確率はほとんど100%である。特に、データ・パケットを正しく回復する確率のこの増加が、データ・パケットに追加する追加の前進型エラー訂正ビットなしで達成される。代わりに本発明は前に受信したデータ・パケットの貴重な情報を使用して受信側をより「賢明に」教育し、現在受信したデータ・パケットを訂正する。さらに、直接比較と多数決投票技術は最小の時間、計算、メモリ・リソースのみを必要とする。3回以上の送信を必要とする特に雑音の多い環境下でさえも、本発明は新たな各受信により送信データ・パケットを正しく回復するよう段々接近してくる。

データ処理リソースが限定され、メモリ空間を保存する必要がある、通信環境が標準的には不利である（高いビット・エラー率）、本発明の可能な1使用例は無線通信の分野である。通信装置の1例は図7に示す幹線無線リピータ装置100である。幹線無線リピータ装置100は「複数サイト」装置であり、サイト・コントローラS1が移動無線と担当区域A1から特定の被呼出人又は被呼出人のグループと通信するためチャンネルを要求する呼を受信する。呼出人はその携帯／移動

RFトランシーバの送話(PTT)ボタンを押してチャンネルを要求する。これは、割当てRF制御チャンネル上を送信される内行ディジタル制御メッセージを介してサイト・コントローラS1に、音声作業チャンネルが必要であることを通知する。サイト・コントローラS1は呼出人に作業チャンネルを割当て、呼出人の無線装置に制御チャンネルから割当て作業チャンネルに切替えるように指令する。割当て作業チャンネルは

サイトによりカバーされる区域内の通信をサポートする。

加えて、サイト・コントローラは、複数サイト・スイッチ104に割当てた作業チャンネルを含む制御メッセージを送信する。このスイッチは、また、他のサイト・コントローラへチャンネル要求を送信し、呼出人にサービスするRFサイト・リピータと被呼出人にサービスするRFサイト・リピータとの間に音声信号通路が作成されるよう音声信号を経由させる。加えて、1つ以上の分配コンソール106と公衆線加入者（中央電話相互接続交換機108を介して）が通信に関係できるよう、音声信号通路も同様に設定できる。チャンネル要求メッセージを受信すると、これらの2次サイト・コントローラは各々RF作業チャンネルを呼に割当てる（例えば、呼出人のチャンネル要求メッセージにより指定された被呼出人が関係RF通信サイトによりサービスされるカバー区域内にたまたま物理的に位置している場合）。その間複数スイッチ200は呼出人の音声サイトS1の能動RF受信器から呼に関連する他のサイトの各々の能動送信器へ経由されることを保証する。更なる詳細は例えば米国特許第5,200,954号に提供されている。

データ・ネットワークを介した携帯／移動無線装置を用いてデータ通信も実行可能である。例えば、図8はイーサネット・ネットワーク110と無線データ・ネットワーク112を含む2つの異なる型式のネットワークを図示している。イーサネット・ネットワーク110と無線ネットワーク112は、データ・ゲートウェイ114とデータ・インターフェース・モジュール126を使用して「相互ネットワーク」される。データ・ゲートウェイ114は両ネットワーク間でメッセージを翻訳するインターフェースを提供する。データ・ゲートウェイ114は、TCP/IPのような標準のプロトコルを例えば使用してイーサネット・ネットワーク同軸ケーブル114上のホスト・コンピュータ116、118、120に接続する。RFデータ・ネットワーク112では、データ・インターフェース・モジュール

ルは、無線周波数通信チャンネルを介して1台以上の無線装置128、130と通信する複数個のサイト122、124に接続する。無線データ端末132、134（例えばノートPC）は各々無線128、130に接続されてデータ通信を実施



する。

無線データ端末132からホストA 116へ通信を行うためには、無線128がRF制御チャンネル上でサイト122に、メッセージが有ることを通知し、RF作業チャンネルを要求する。サイト122は利用可能なRF作業チャンネルを割当て、無線128に通知する。次いでサイト122はデータ・インターフェース・モジュール126へ呼割当てを送信し、このモジュールはこれをデータ・ゲートウェイ114へ経由させてデータ・ゲートウェイとRF作業チャンネルとの間のデータ路を設定する。無線128はメッセージをパケットに分割し、RF作業チャンネルを通してサイト122へパケットを送信する。サイト122はデータ・インターフェース・モジュール126を介してデータ・パケットをデータ・ゲートウェイ114へ受信したように転送する。データ・ゲートウェイ114が大量のメッセージ・パケットを受信した後、正しくこれが受信されたかどうかを検査し、RF作業チャンネルを通して1つ以上の確認信号を無線へ返信する。データ・パケットが正確に受信されなかった場合、否定確認信号が無線に送信されて、無線はデータ・ゲートウェイが正しく受信しなかったパケットを含む他のバーストを再送信する。データ・ゲートウェイ114が全メッセージを受信するまで、又は無線がその再試行回数が尽きるまでこれが続行される。データ・ゲートウェイ114がデータ・メッセージを成功裏に受信した場合、データ・ゲートウェイ114はバス114を介してホスト・コンピュータ116へメッセージを送信する。

本発明に使用される適当な移動／携帯無線装置の全体アーキテクチャは図9に図示するようなマイクロプロセッサを基にしたものである。マイクロプロセッサ150には、適当なメモリ152と、無線表示部、キーパッド、送話(PTT)スイッチとインターフェースするための入出力(I/O)回路154と共に、音声出力をスピーカへ与え、マイクロフォンからのアナログ音声入力を受入れる音声回路168が設けられている。モデム156は、音声コード化へのデジタル・インターフェース、車両位置、複数サイト・スイッチ、無線データ端末132を含む他

の型式のデジタル通信システムとして機能する。ある場合には、ソフトウェアではなくハードウェアで実行されるCRC検査のようなエラー検出アルゴリズム

を有することが望ましい。このような場合、モデム156は変調／復調機能に加えて、エラー検出及び／又は訂正機能を実行するハードウェア回路を含む。I/O回路154は又、従来の信号結合器164を介して、当業者には容易に認められるような共通のアンテナ166を通して全2重通信を可能とするRF受信器162と送信器160のマイクロプロセッサ150による適切なプログラム制御も可能とする。無線データ端末132はモデム156に接続したRS-232ケーブル158を介して無線128と通信する。

例えば、上述した無線通信ネットワークに実装されるような本発明を以下に詳細に説明する。特に、無線チャネルを通して送信されたデータ・パケットを受信する無線受信器により実行される例示データ回復処理を、図10に図示した流れ図と関連して以下に説明する。最初に、パケット・カウンタ変数PACETCNTが0に設定される（ブロック180）。データ・パケットを受信し（ブロック182）、パケット・カウンタ変数を増分する（ブロック184）。データ・パケットが図4-6に図示したものと同様のフォーマットを有しているものと仮定して、CRC検査操作が受信パケットに対して実行されてエラーを検出する（ブロック186）。CRC検査で、データ・パケットが正しく受信されたことを確認した場合（ブロック188）、受信器は無線通信チャネルを通して確認信号（ブロック202）を送信し、制御はブロック182に復帰して次のデータ・パケットを受信する。そうでない場合は、受信データ・パケット・ビット値がこのデータ・パケットに対して保持されている対応するビット累計器に加算される（ブロック190）。ブロック192で、現在のパケット・カウンタが奇数であるかどうか、すなわち、これがこのデータ・パケットの偶数又は奇数再送信であるか、の判断が行われる。これが奇数伝送である場合、図11により詳細に図示する多数決投票データ単位回復アルゴリズムが実行される（ブロック194）。これが偶数伝送である場合、直接比較データ回復処理が図12に図示するように実行される（ブロック196）。図11及び図12により詳細に図示したどちらかのデータ回復操作を実行した後、制御は判断ブロック198に復帰して、CRC検査を使用して

パケットが成功裏にデコードされたかどうかを決定する。そうでない場合、プロ

ック200で再試行が要求され、制御はブロック182に復帰して再送信パケットを受信する。それ以外、再構成データ・パケットは受入れ可能であり、確認信号が送信され（ブロック202）、次の実際のデータ・パケットがブロック204で処理される。

直接比較アルゴリズム（ブロック210）を図11に図示した流れ図と関連して以下に説明する。図6に図示したものと同一方法で、現在受信したデータ・パケットの偶数伝送の直前のデータ・パケットの奇数伝送に対して計算された多数決データ・パケットを、現在受信している偶数データ・パケットと排他ORする（ブロック212）。排他OR比較の結果として（すなわち、「1」の排他OR出力を有するビット位置）相違ビット数の和を変数BITDIFに割当て（ブロック214）。変数BITDIFが所定の閾値より少ないか又は等しいかの判断を行なう（ブロック216）。上述したように、この閾値は、改良されたデータ回復性能と、このビット相違数から生じるビット組合せの指定数のCRCを計算するのに必要なデータ処理時間／リソースとの間のトレードオフである。相違ビット数が閾値を越えている場合、成功フラグは偽に設定される（ブロック218）。制御は図10に復帰し、データ・パケットが再送されるよう再試行要求が出される。そうでない場合、各種のビット組合せを使用して一連の可能な試行データ・パケットを発生する（ブロック220）。これらの可能な試行データ・パケットの内の1つを選択し（ブロック222）、CRC検査計算を実行する（ブロック224）。CRC検査が満足できる場合（ブロック226）、成功フラグが真に設定され（ブロック232）、制御は図10に復帰し、ここで確認信号が送信される。そうでない場合、ブロック228で、全ての可能な試行データ・パケットの組合せを解析したかどうかの判断が行われる。そうでない場合、制御はブロック222に復帰し、まだ解析していない可能な試行データ・パケットの内の他のものを選択する。それ以外は、全ての可能な試行データ・パケットが受入れ不能な結果を生じた。成功フラグは偽に設定され（ブロック230）、制御は図10に復帰して否定確認を送信し、これによりデータ・パケットを再送信させる。

図12に図示した流れ図と関連して多数決投票アルゴリズム（ブロック250）

を以下に説明する。ブロック252で、データ・パケット中の全ビット数に対応する変数TOTALBITSを設定する。この説明で使用される非限定的な例に従うと、ビットの全数は48に設定される。ビット累計器は、データ・パケット中のビット位置の1つを「指す」変数BITNUMのように初期化される。ブロック254で、閾値変数Tが設定される。閾値を計算する1例の方法は、パケット・カウントを2で割算して残りを切り捨てる（「TRUNC」）。

ブロック256で、指されている現在のビット位置のビット累計器のビット和が閾値Tを超えたかどうかの判断を行なう（ブロック256）。そうである場合、多数決データ・パケットのこのビット数のビット値を1に設定する（ブロック258）。そうでない場合、多数決データ・パケットのこのビット位置のビット値を0に設定する（ブロック260）。次いでブロック262で、変数BITNUMが1つ増分されて次のビット位置／ビット累計器を指す。ブロック264で、新たなビット位置（BITNUM）がデータ・パケットのビット総数より小さいかどうかの判断が行われる。小さい場合、ブロック256－264の処理が繰返される。大きい場合、このデータ・パケットの多数決投票操作は完了し、ブロック266でCRC検査が実行される。CRC検査の結果が良好な場合（ブロック268）、成功フラグを真に等しく設定する（ブロック272）；そうでない場合、成功フラグは偽に設定される（ブロック270）。次いで制御は図10に復帰して確認を送信するか（ブロック202）又は再試行を要求する（ブロック200）。

従って、本発明は前に受信したデータ・パケットからの情報を利用してデータを回復してデータ・パケットを再構成し、50%以下のビット・エラー率を想定した実際に送信されるデータ・パケットを再構成する確率をさらに増加させる。新たな受信の度に、累計した情報が受信器をより正解に近く導いて、実際に送信されたデータ・パケットを得る。こうしなければ捨てられるであろう情報の使用は、限定されたデータ処理及び／又はメモリ・リソースを有するトランシーバによる不利な通信環境では特に有用である、高度に効率的で有効なビット・エラー訂正を可能とする。

本発明は特定の実施例を参照して説明してきたが、本発明の範囲と共にその応用と特徴は他の実施例に拡大でき、以の請求の範囲によってのみ制限される。

【図1】

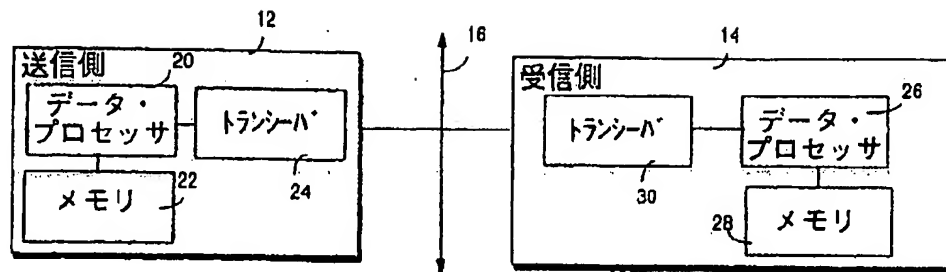


FIG. 1

【図2】

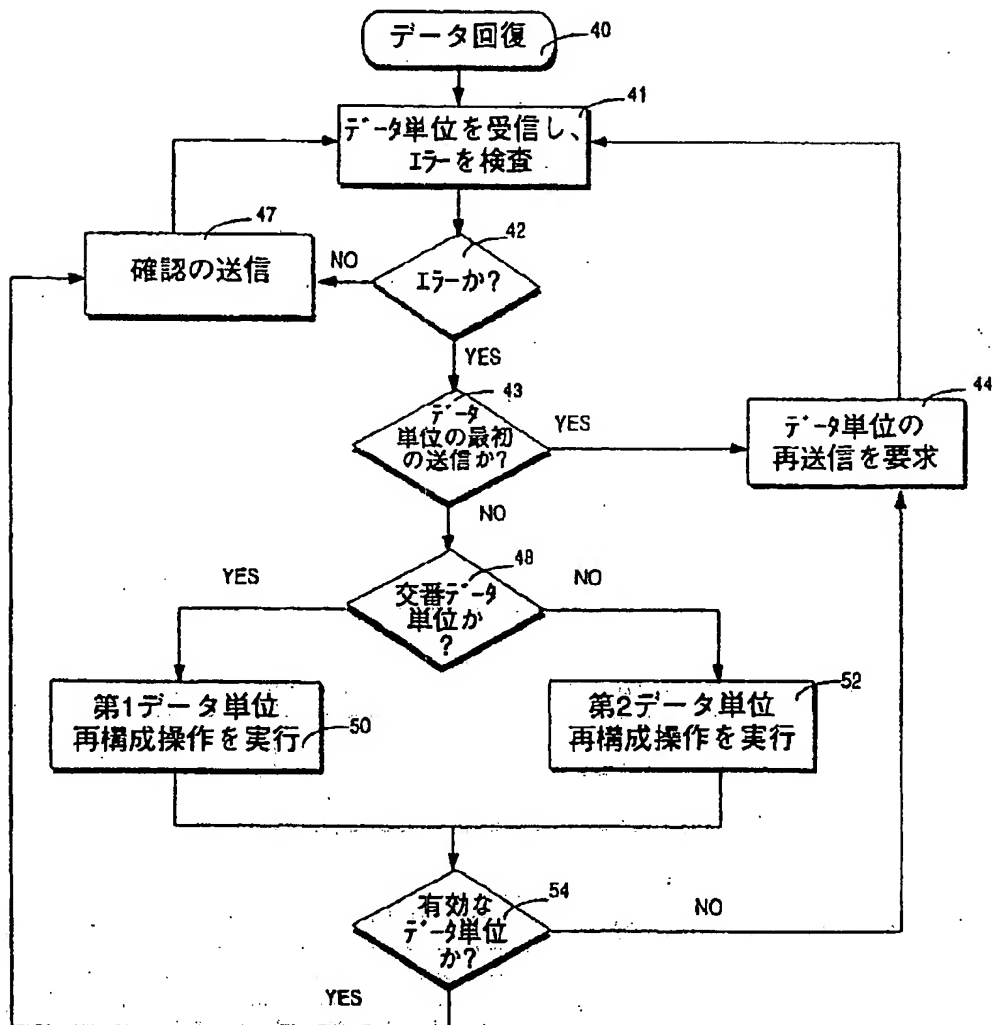


FIG. 2

【図3】

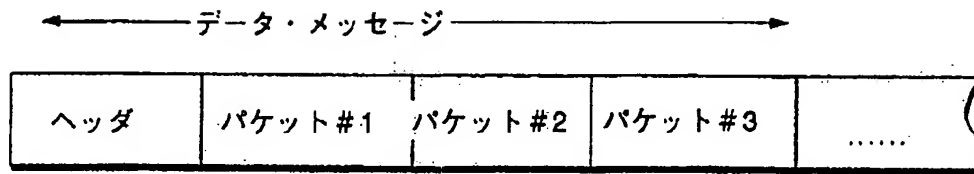


FIG. 3A

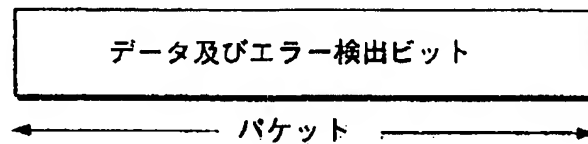


FIG. 3B

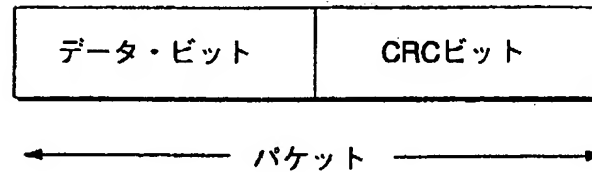


FIG. 3C

【図4】

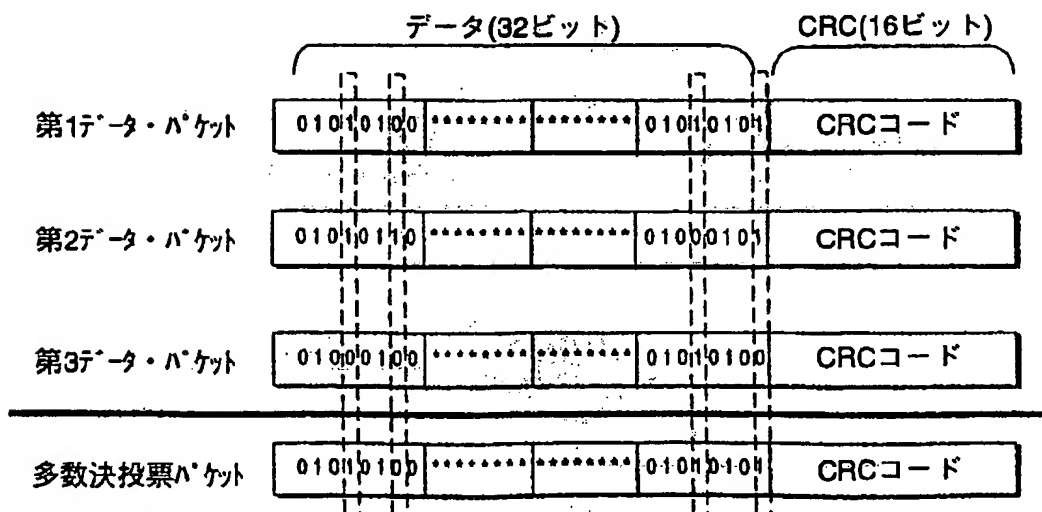
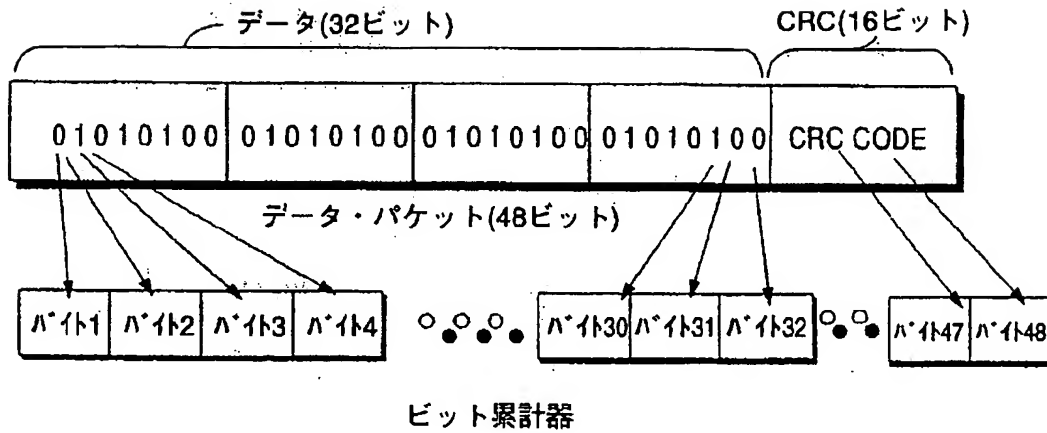


FIG. 4

【図5】

FIG. 5



【図6】

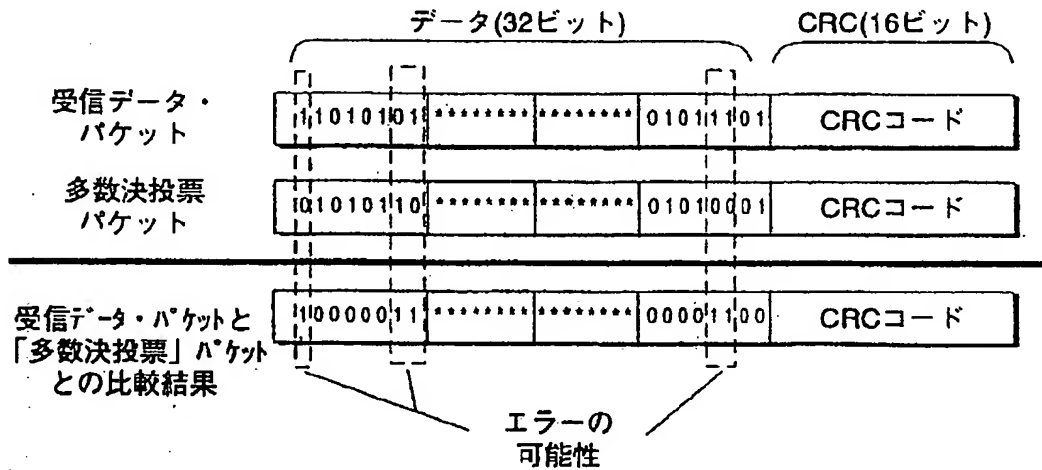
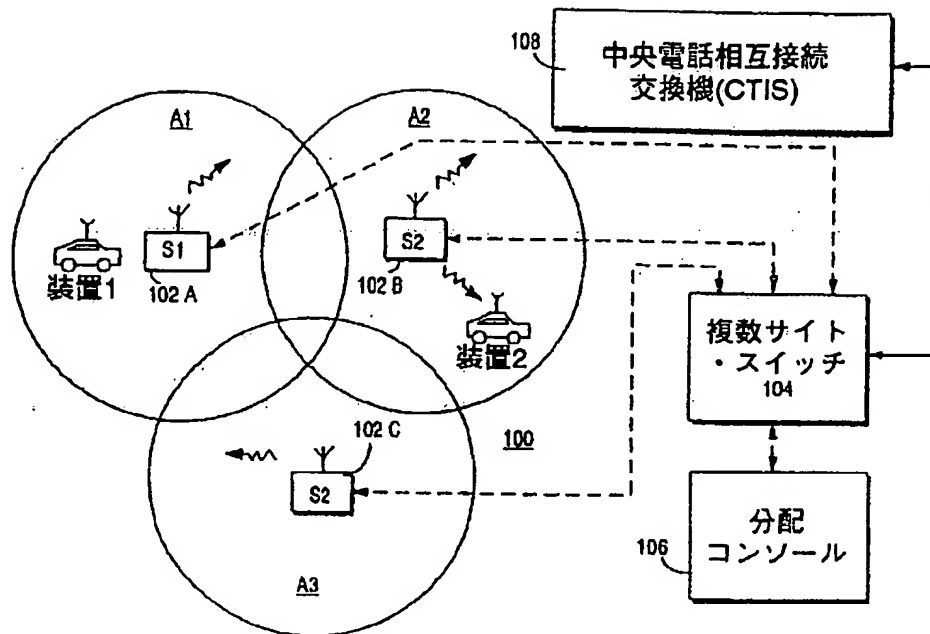


FIG. 6

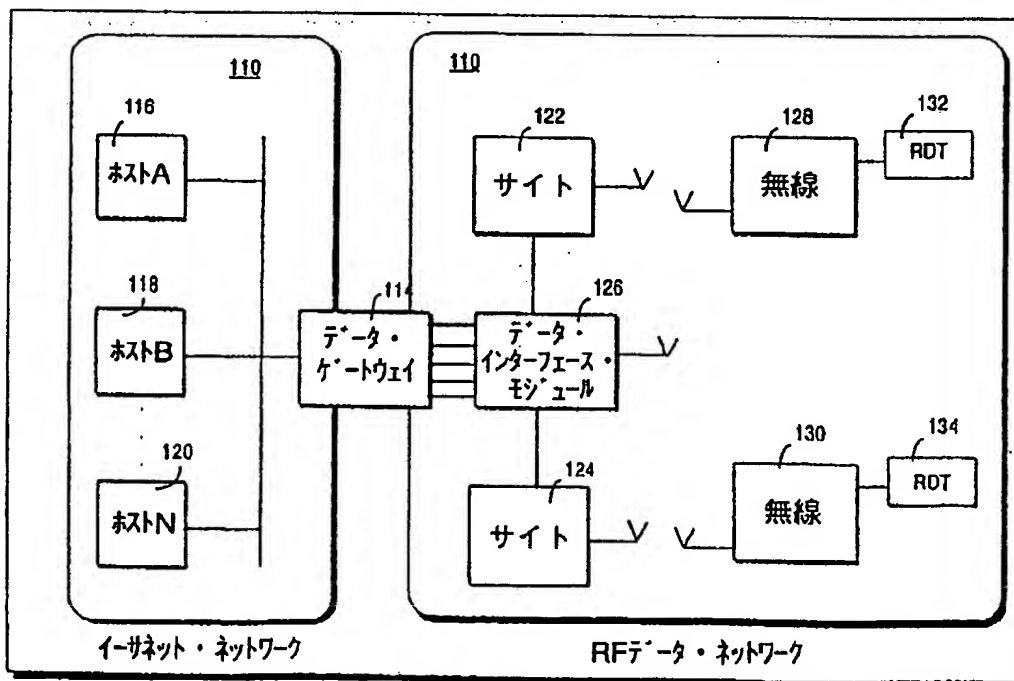
【図7】

FIG. 7



【図8】

FIG. 8





【図 9】

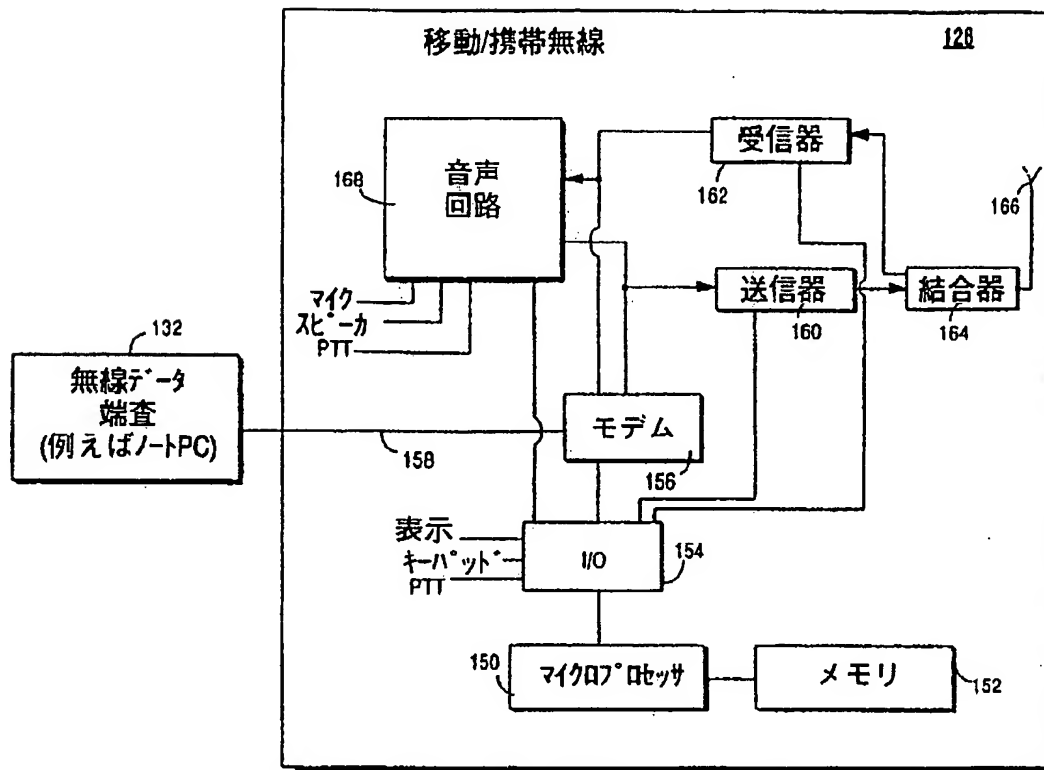
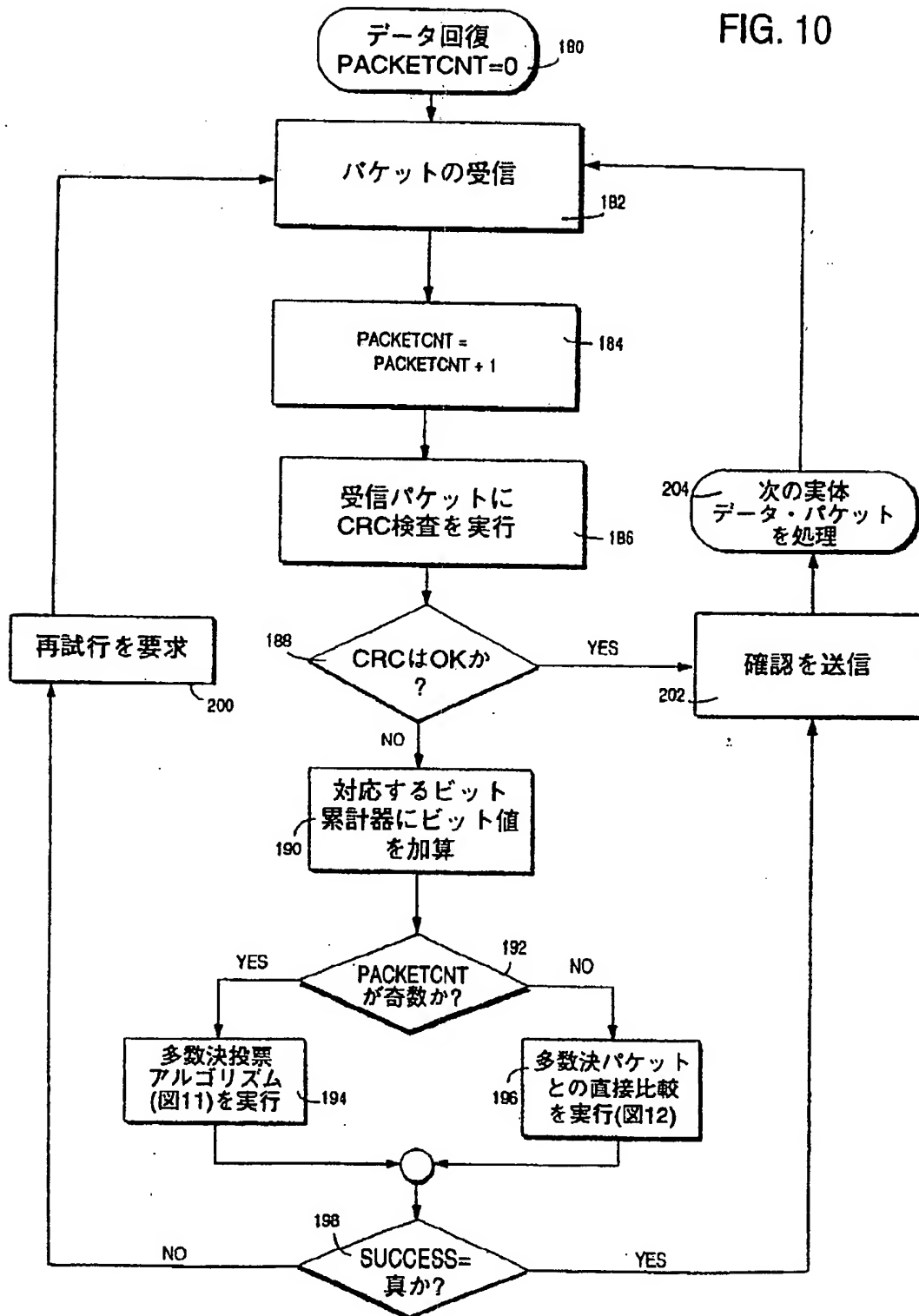


FIG. 9

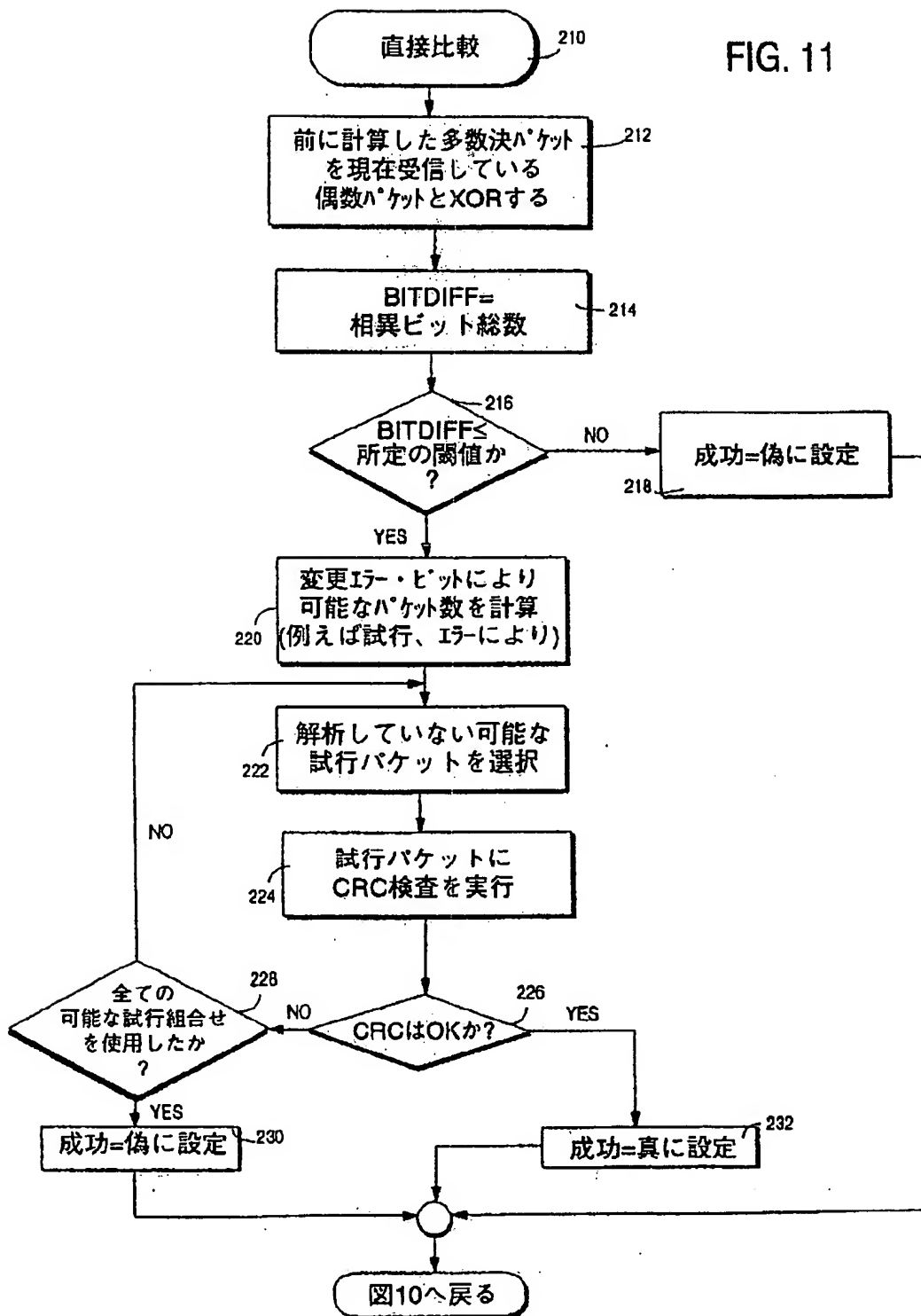
【図10】

FIG. 10



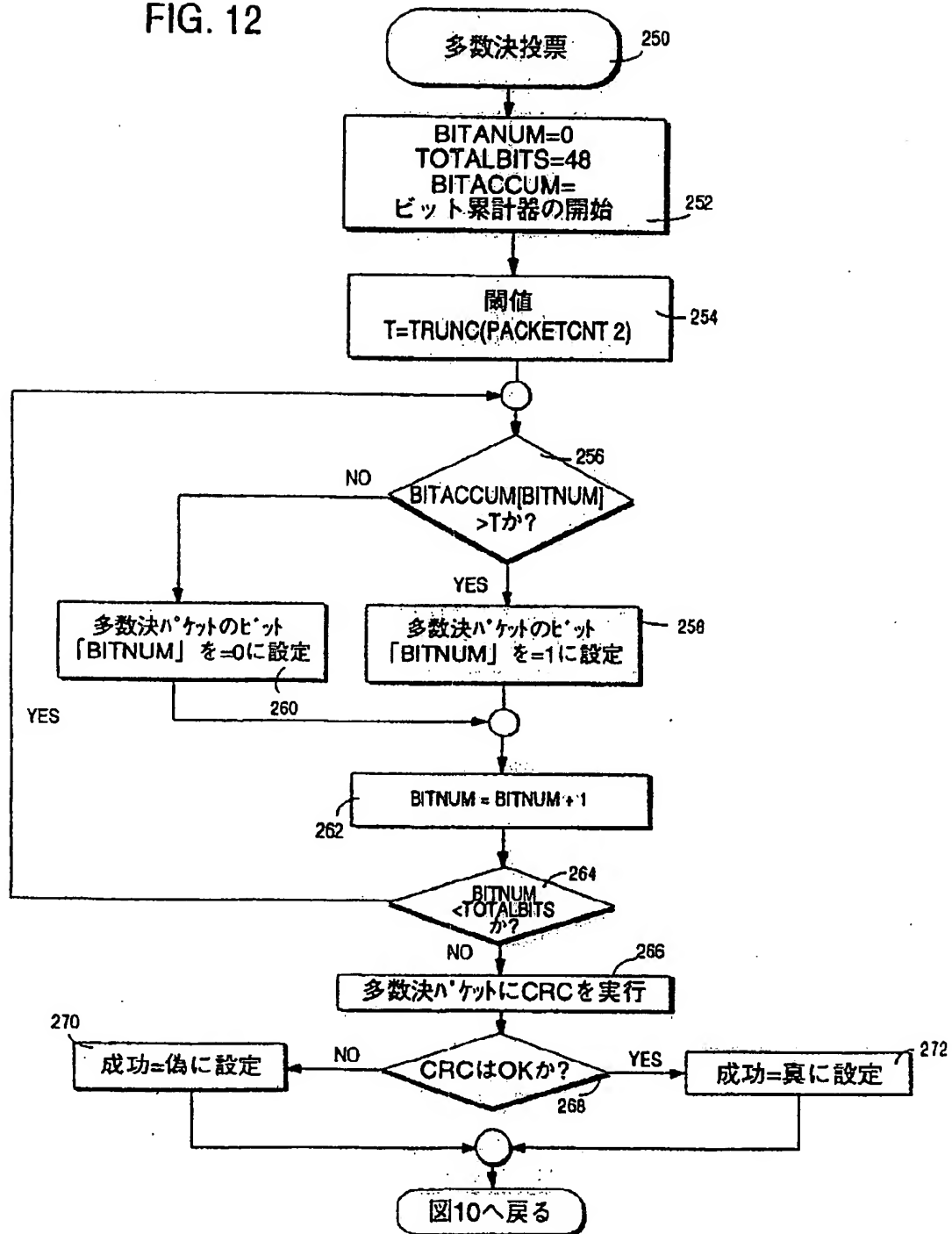
【図11】

FIG. 11



【図12】

FIG. 12



## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International Application No.

PCT/US 97/04693

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 6 H04L1/18

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 H04L H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO 93 06671 A (MOTOROLA INC.) 1 April 1993 see page 4, line 13 - page 7, line 26 see figure 1A	1-4  5-9, 11, 13, 14, 18-20, 25, 26, 28, 31, 32
X	US 4 375 102 A (VAN DAAL) 22 February 1983 see column 6, line 6 - line 49 see figure 3	21-24
X	US 4 132 975 A (KOIKE) 2 January 1979 see column 2, line 24 - line 64 see figures 1, 2	21-24
-/-		

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

## \* Special categories of cited documents:

\*A\* document defining the general state of the art which is not considered to be of particular relevance

\*E\* earlier document but published on or after the international filing date

\*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another document or other special reason (as specified)

\*O\* document referring to an oral disclosure, use, exhibition or other means

\*P\* document published prior to the international filing date but later than the priority date claimed

\*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

\*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

\*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

\*Z\* document member of the same patent family

Date of the actual completion of the international search

28 July 1997

Date of mailing of the international search report

08.08.97

Name and mailing address of the ISA

European Patent Office, P.O. Box 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (+31-70) 340-3016

Authorized officer

Ghigliotti, L

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/US 97/04693

C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Referent to claim No.
A	US 4 471 485 A (PREVOT ET AL.) 11 September 1984 see column 4, line 3 - line 43 see figure 2 ---	9-20, 25-32
A	US 4 128 809 A (KAGE) 5 December 1978 see column 1, line 21 - line 52 see figures 2-4 -----	1-32

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/US 97/04693

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 9306671 A	01-04-93	CN 1070780 A	07-04-93
		GB 2264846 A,B	08-09-93
		JP 6502978 T	31-03-94
		US 5497382 A	05-03-96
US 4375102 A	22-02-83	NL 7905968 A	05-02-81
		AU 533659 B	01-12-83
		AU 6095080 A	05-02-81
		BE 884614 A	02-02-81
		CA 1161168 A	24-01-84
		DE 3927579 A	19-02-81
		FR 2463550 A	20-02-81
		GB 2056226 A,B	11-03-81
		JP 1309510 C	26-03-86
		JP 56024845 A	10-03-81
		JP 60034300 B	08-08-85
		SE 447186 B	27-10-86
		SE 8005482 A	04-02-81
US 4132975 A	02-01-79	JP 1235299 C	17-10-84
		JP 53054403 A	17-05-78
		JP 59010099 B	07-03-84
US 4471485 A	11-09-84	FR 2503965 A	15-10-82
		EP 0063076 A	20-10-82
US 4128809 A	05-12-78	JP 53120211 A	20-10-78
		JP 1289412 C	14-11-85
		JP 54003411 A	11-01-79
		JP 60011862 B	28-03-85
		JP 1289413 C	14-11-85
		JP 54003412 A	11-01-79
		JP 60011863 B	28-03-85
		JP 1265393 C	27-05-85
		JP 53029644 A	20-03-78
		JP 59042505 B	15-10-84
		JP 1242960 C	14-12-84
		JP 53029609 A	20-03-78
		JP 59016454 B	15-04-84

---

フロントページの続き

(81) 指定国          EP(AT, BE, CH, DE,  
DK, ES, FI, FR, GB, GR, IE, IT, L  
U, MC, NL, PT, SE), OA(BF, BJ, CF  
, CG, CI, CM, GA, GN, ML, MR, NE,  
SN, TD, TG), AP(GH, KE, LS, MW, S  
D, SZ, UG), UA(AM, AZ, BY, KG, KZ  
, MD, RU, TJ, TM), AL, AM, AT, AU  
, AZ, BA, BB, BG, BR, BY, CA, CH,  
CN, CU, CZ, DE, DK, EE, ES, FI, G  
B, GE, HU, IL, IS, JP, KE, KG, KP  
, KR, KZ, LC, LK, LR, LS, LT, LU,  
LV, MD, MG, MK, MN, MW, MX, NO, N  
Z, PL, PT, RO, RU, SD, SE, SG, SI  
, SK, TJ, TM, TR, TT, UA, UG, UZ,  
VN